

CERTIFICATE OF TRANSLATION

As a below named translator, I hereby declare that my residence and citizenship are as stated below next to my name and I hereby certify that I am conversant with both the English and Korean languages and the document enclosed herewith is a true English translation of the Priority Document with respect to the Korean patent application No. 1997-43697 filed on August 30, 1997.

NAME OF THE TRANSLATOR : Sook-Hee KIM

SIGNATURE : Sook Hee Kim

Date : June 25, 2003

RESIDENCE : MIHWA BLDG., 110-2, MYONGRYUN-DONG 4-GA, CHONGRO-GU, SEOUL 110-524, KOREA

CITIZENSHIP : REPUBLIC OF KOREA



DRAFT OF SPECIFICATION ASSOCIATED WITH EMPLOYEE'S INVENTION

1. TITLE OF THE INVENTION

5 Architecture for enabling CD/DVD system to use common ECC memory

2. BACKGROUND OF THE INVENTION

(1) Description of the Related Art

10 DVD (Digital Video Disc) systems based on a new format were developed in the end of 1995 to extend applications of CD (Compact Disc) systems as consumer optical devices used for the last two decades. Since the recording capacity of a DVD is approximately eight times the recording capacity of a CD, video data compressed in an MPEG2 format can be reproduced from the DVD.

15 Like the CD systems, the DVD systems include optical systems and servo systems. It is needed that the DVD systems have cross-compatibility enabling the DVD systems to accommodate the CD systems so that consumers can conveniently use the DVD systems in terms of a product configuration.

20 Thus, a system using common CD and DVD system circuits is seriously required, and optimized common circuits must be established to implement a cost-effective system.

(2) Related Products

25 As related products, there are digital video discs-portable (DVDs-P) and digital video disc-read only memories (DVD-ROMs) manufactured by Toshiba, Mitsubishi, Hitachi, Philips, etc. (from November, 1995).

(3) Configuration of Prior Art

In configurations of most DVD systems, a channel decoder for a DVD is separated from that for a CD. Here, the channel decoder is referred to as a "data processor".

5

(4) Operation of Prior Art

When a disc is loaded, a system controller (or microcomputer (Micom)) reads lead in information recorded on the disc, discriminates a type of the disc, and sets a flag indicating a CD or DVD mode in a microcomputer register. Then, if the disc is based on the CD mode, a CD data processor is operated according to the set flag. On the other hand, if the disc is based on the DVD mode, a DVD data processor is operated according to the set flag.

10

(5) Problem of Prior Art

Although the CD and DVD data processors are separately configured and implemented, no operational problem exists. However, the CD and DVD data processors can be integrated on one chip so that a cost-effective system can be implemented. The one-chip configuration serves to physically integrate two circuits of the CD and DVD data processors.

15

(6) Objects Of Invention

Therefore, it is an object of the present invention to provide an architecture, which can use a common ECC core in place of separate CD and DVD cores and a DVD memory in place of a CD memory, thereby removing 2K bytes of an embedded CD ECC SRAM (Static Random Access Memory).

20

It is another object of the present invention to provide an architecture, which can

25

accommodate a function of a CD ECC core using only a DVD ECC core whose control part is partially enhanced, such that the size of a circuit can be reduced and an LSI (Large-Scaled Integrated circuit) can be effectively implemented or developed.

5 **3. WHAT IS CLAIMED IS:**

A. A CD/DVD system, comprising:

an RS ECC decoder for a CD/DVD; and

an external memory for the CD/DVD (as shown in Fig. 3).

10 B. An architecture, comprising:

a common ECC memory (as shown in Fig. 3).

C. An RS decoder for a CD/DVD, comprising:

15 means for carrying out ECC correction for the CD/DVD; and

a common memory (as shown in Fig. 4).

4. DETAILED DESCRIPTION OF INVENTION

20 Fig. 1 shows the configuration of a conventional DVD system. An optical pickup reads a disc signal and converts the disc signal into an electric signal. An RF amplifier amplifies the electric signal to output a pulse stream. The pulse stream is referred to as an EFM (Eight to Fourteen Modulation) signal. The EFM signal corresponds to an input signal of a data processor shown in Fig. 1 or 3.

25 In response to the EFM signal, the data processor corrects an error signal generated from

a channel, and outputs the corrected error signal to an A/V decoder in a DVD-P system or an ATAPI in a DVD-ROM system.

Further, the data processor reproduces a Frame Sync signal from the EFM signal, and outputs a control signal necessary for controlling a spindle motor in a digital servo.

5 The data processor and digital servo described above are controlled by a microcomputer (Micom).

Function units shown in Fig. 3 are as followings.

The EFM signal from the RF amplifier is applied to a PLL, a Frame Sync signal detector and a EFM(+) demodulator.

10 The PLL receives the EFM signal and then generates a PLL clock signal necessary for demodulating data synchronized with the EFM signal.

Data demodulated by the EFM(+) demodulator is stored in an external memory. An ECC unit reads the data stored in the memory and performs error correction for the read data.

15 If the ECC correction is completed, the external A/V decoder or ATAPI reads data from the memory in response to a data request, and outputs the read data to a descrambler.

Description of Preferred Embodiments

Disc information reproduced by an optical pickup is outputted as an EFM signal through an RF amplifier. The EFM signal is referred to as a pulse train.

20 The pulse train is inputted into a PLL, and the PLL generates a PLL clock signal necessary for demodulating data of the pulse train. In response to the PLL clock signal, the EFM signal is latched and a Frame/ID Sync unit detects a synchronous pattern to generate a symbol clock. The generated symbol clock is applied to an EFM/EFM(+) demodulator. In response to the generated symbol clock, the EFM/EFM(+) demodulator demodulates data of the
25 EFM signal to convert 17 bits into 8 bits in a CD mode. The EFM/EFM(+) demodulator

demodulates data of an EFM(+) signal to convert 16 bits into 8 bits in a DVD mode. The demodulated data is stored in an ECC buffer.

Where a 4M-bit DRAM is used for DVD, a maximum number of 13 ECC blocks can be stored in the 4M-bit DRAM as shown in Fig. 5. The reason why a large-capacity memory capable of storing the 13 ECC blocks is used is because a redundancy for storing and controlling A/V (Audio/Visual) data encoded at a VBR (Variable Data Rate) is necessary for an interface with an A/V decoder.

When one ECC block is filled in an EFM block, ECC correction is carried out and data after the correction is outputted to the A/V decoder or ATAPI (AT Attachment Packet Interface) through the descrambler.

The EFM and ECC units perform processing operations appropriate for the CD or DVD in response to a flag controlled by the microcomputer (Micom).

Since the ECC has an RS (Reed-Solomon) code based on the following primitive polynomial $P(x)$, the ECC can be commonly used for the CD and DVD.

$$P(x) = x^8 + x^4 + x^3 + x^2 + 1$$

The primitive polynomial $P(X)$ varies with a code length and a correction range value "t".

CD: C1(32, 28) C2(28, 24)

DVD: P1(182, 172) P0(208, 192)

A common ECC hardware is used for the CD and DVD modes. The common ECC hardware can be easily shared by controlling only the code length and correction range value "t".

A complicated 2K-byte memory control circuit (or interleaver) has been conventionally required to minimize the capacity of the memory. As shown in Fig. 5, the sufficient memory capacity (based on approximately 8K bytes) for the DVD can be easily implemented and controlled.

After the ECC correction in the CD mode, CD data is outputted through a CD audio process.

Advantageous Effects Of The Invention

5

The conventional CD system developed approximately two decades ago uses a complicated interleaving method for an efficient ECC system and optimum 2K-byte memory. Further, when a CD ECC is controlled by a micro programmed method to minimize the size of a circuit, a function of producing an error locator polynomial is not performed in the conventional CD system. The DVD system equally performs basic functions of the CD system. Thus, a large-capacity memory and high ECC rate are required in the DVD system. The conventional DVD system is based on only a physical integration of the CD system and DVD system. To develop an optimum DVD system, a several-Mega-bit memory for the DVD and high-speed pipelined ECC structure can be used for the CD in accordance with the present invention. Thus, a 2K-byte SRAM (Static Random Access Memory) for a CD ECC and CIRC (Cross Interleave Reed Solomon) ECC decoder (based on approximately 5000 gate devices) can be removed. The DVD system based on approximately several hundreds of gate devices in accordance with the present invention can accommodate CD ECC functions.

10

15

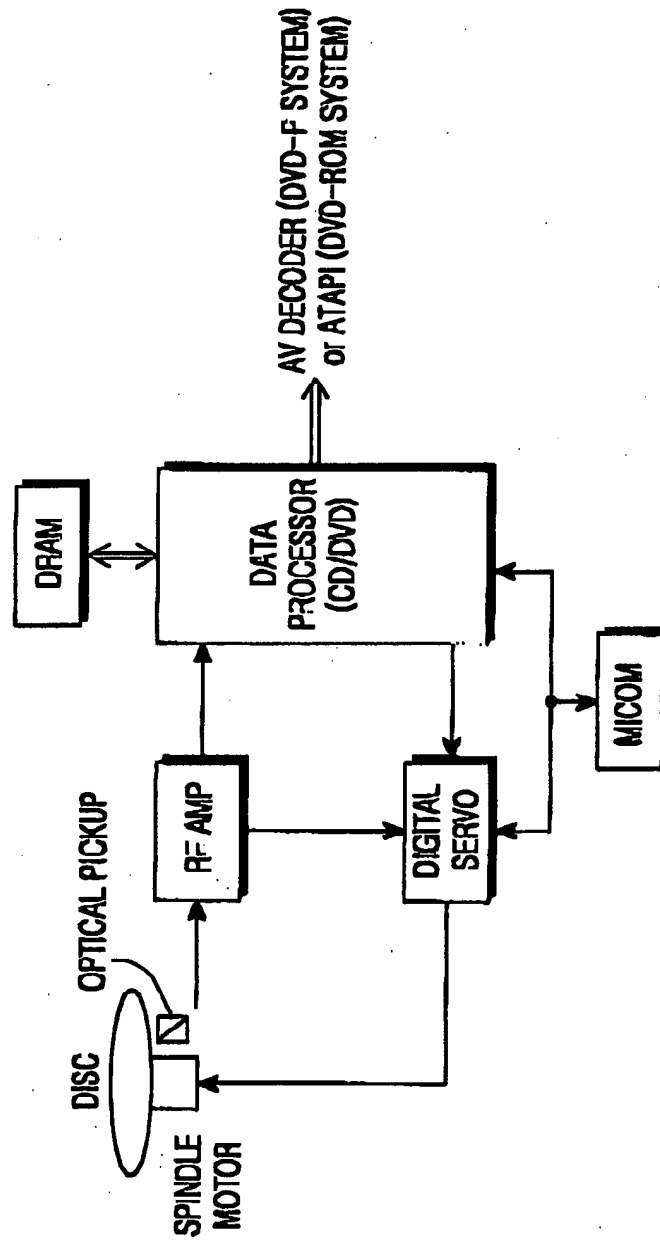
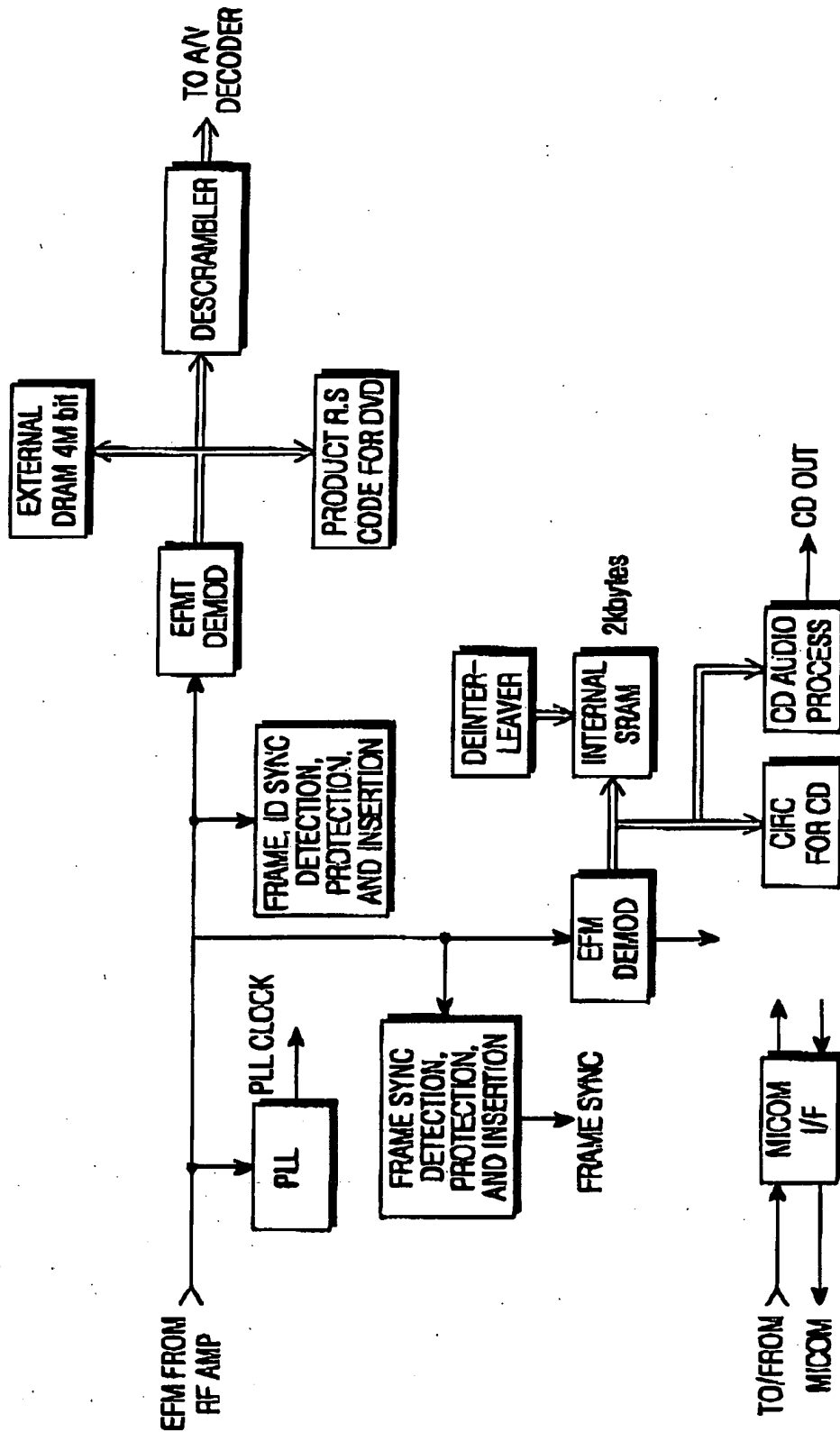


FIG.1 : CONFIGURATION OF CONVENTIONAL DVD SYSTEM



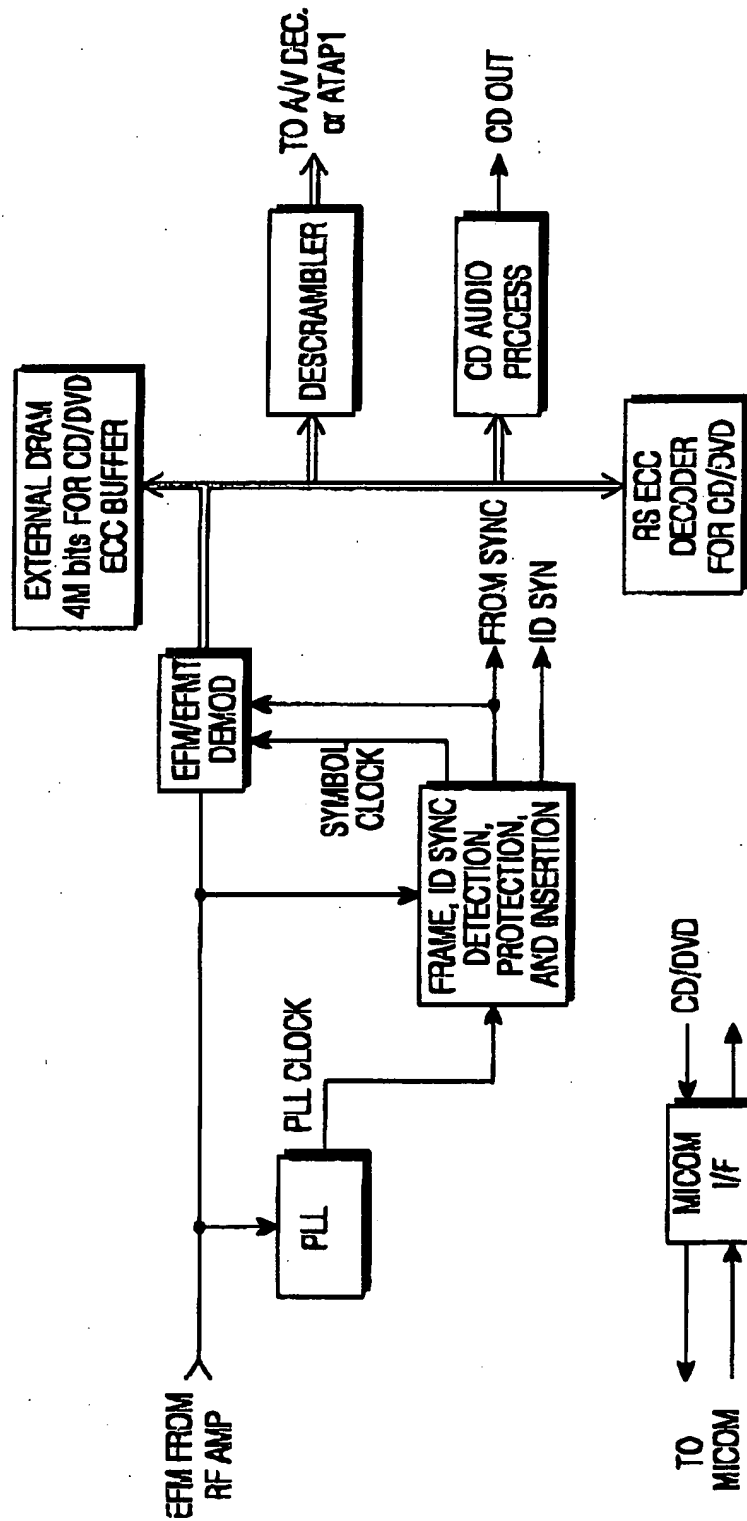


FIG.3 : INTERNAL CONFIGURATION OF NEW CD/DVD DATA PROCESSOR

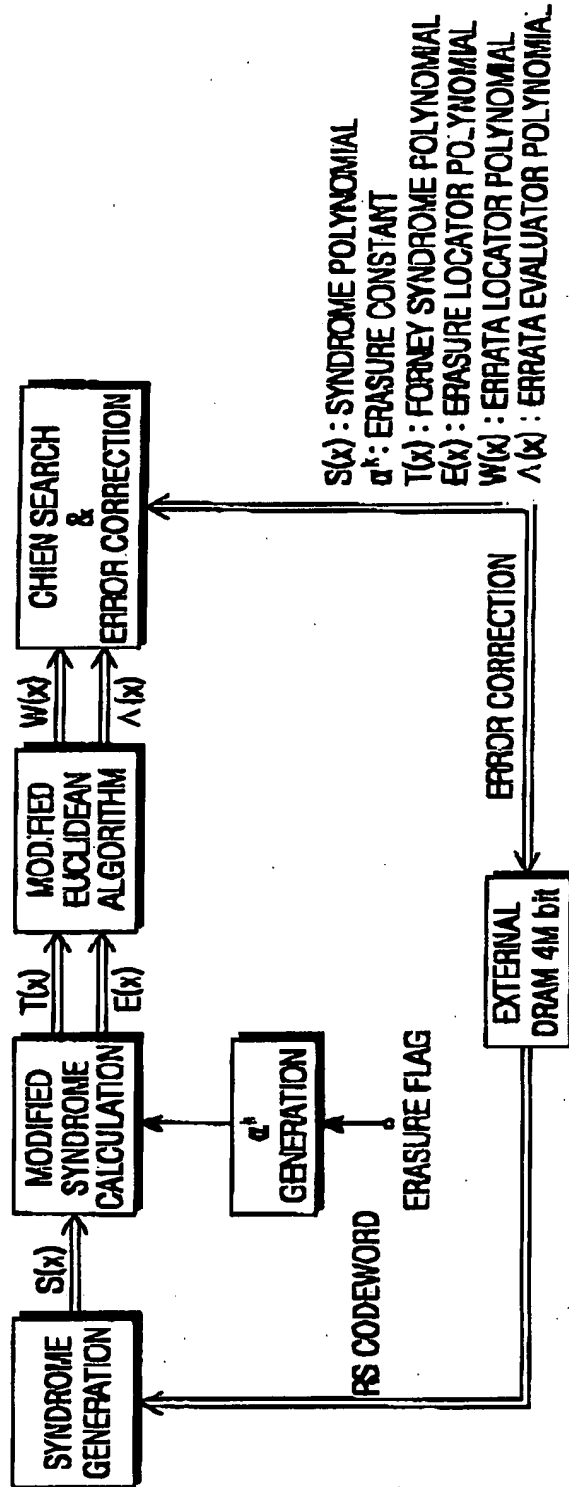


FIG.4 : CD/ DVD RS DECODER

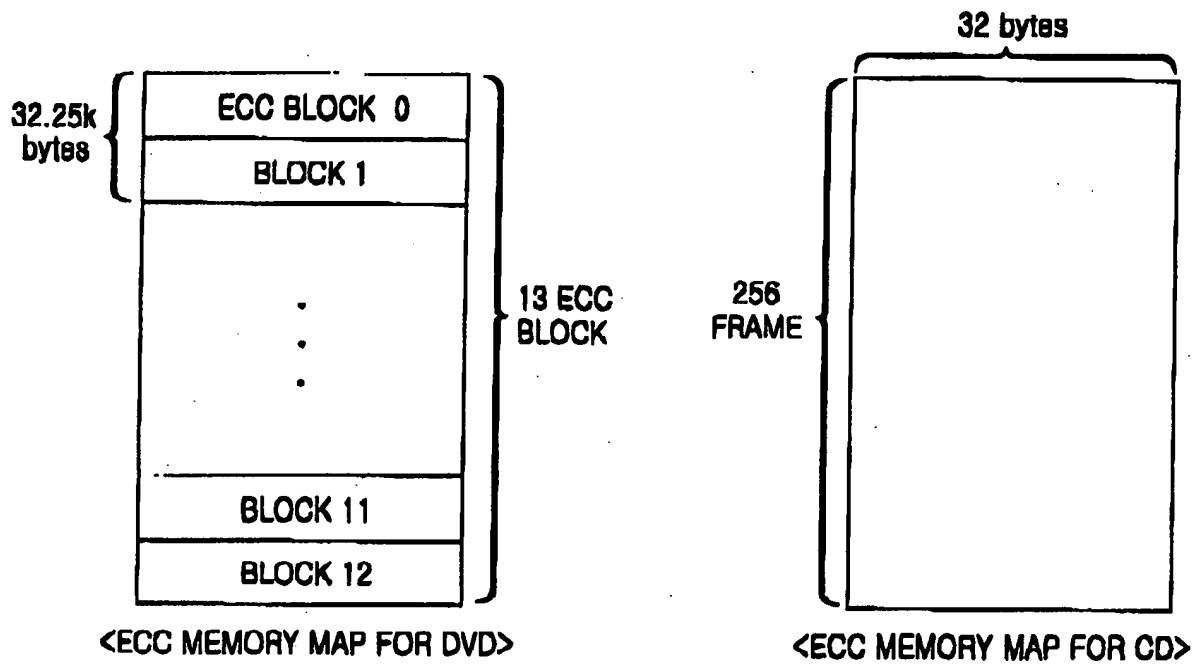


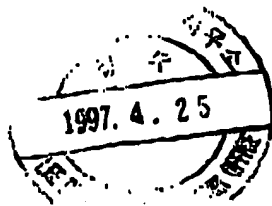
FIG.5 : ECC BUFFER MAP FOR EXTERNAL MEMORY(4M-bit DRAM)

간	담 당	과 장	부 장
구			525
신	1	1	3/119

직무발명신고서

판	특허담당	과 장	부 장	신 장
리				
부	1	1	1	1
서				

발 명 자 기 제 단	가사	(TEL.)				작성일자	199 년 월 일				
	발명인명	성명 (한글)	원 (한글)				발명 명 칭				
		주민등록번호		사원번호		급호					
		주소									
	공동발명자	성명	1. (한글) 원 (한글)								
			2. (한글) 원 (한글)								
		주민등록번호	1.	사원번호	1.	급호	1.				
			2	번호	2	호	2				
		주소	1.								
		2									
합계											



지 출 확 인		담 당	과 장
		1	1
지출번호			
지출부서	사업부 특허담당자 원		
수 신 처	특허법관사무소 원		
용 도	특허출원용		
출원번호 날 기	199 년 월 일		

발 명 자 기 제 단	발명인명	() 특허 () 실용	출원심사청구여부	1. 유 2. 무(시기: 출원후 1년, 2년, 3년, 오기)	
	예외출원	1. 필요(시기:) 2. 불필요		전 달 자 의 일	이 기
	출원국가				
	출원사유				
지 시 사 항	의견				
	지시사항	점수사항			

OS-00D-015(2)

위임용

직무발명신고서

특허법 제40조 제1항 규정에 의거한 발명 신고
발명명: 보상규정 제1조 및 제3항 가조제 의
기하여 하기 발명 또는 요안에 대하여 특허권
받을 수 있는 권리를 양도합니다.

권리부서	담당	과장	부상	실장
1	1	1	3	120

발명자	주제	기동장치 ARIE 시스템 (TEL. 3333)		작성일자	1997년 5월 15일	
	성명	(한글) 최 동진	(영문) CHOI Dong-jin	발명 의 취	ARIIE System on the ECC용 Memory를 위한 Architecture	
	주민등록번호	870201-1234567	사원번호	0211452	국호	미국
	주소	미국 캘리포니아주 샌디에고 카운티 101-507				
공동발명자	성명	1. (한글) 최 동진 2. (한글) 최 동진		공유기종	ABA	
	성명	1. (한글) 최 동진 2. (한글) 최 동진		과제명	ARIIE System on the ECC용 Memory를 위한 Architecture	
	주민등록번호	1. 2. 사원번호 1. 2. 국호 1. 2.	과제코드			
	주소	1. 2.		개발기간	1997. 1 ~ 1997. 5	
발명의요지	CD/DVD 전용 SYSTEM on the ECC용 Memory를 위한 ARIIE의 CD/DVD의 ECC를 구현을 위한 장치 및 ECC 및 Memory 제어 Architecture 기술				적용제품	현재: ARIIE System on the ECC용 Memory를 위한 장치
					기타 (한글)	CD, DVD, ECC (제어) 장치 등

평가항목	평가내용	평가기준				점수
		4점	3점	2점	1점	
특성	발명시 상 (발명구성)	신 기 본 발 명	고 닌 이 도 개 량 기 술	보 통 기 술	제 안 이 도 개 량 기 술	3
성	발명 의 신규 구성에서 얻어지는 기대 효과(특성 향상, 제작성, COST 등)는 어느 정도인가?	매 우 큰	조 금 큰	보 통	미 미	4
정	실용화 여부	실 시	타 기 간 내 실	심 시 연 구	제 피 없 음	4
제	타 적용 범위	매 우 넓 음	넓	보 통	조 금 좁	3
제	위 해	매 우 용 이	용 이	보 통	조 금 곤	4
제	다 사 실 시	매 우 용 이	용 이	보 통	조 금 곤	4

평가결과	발명등급	A B C (A급: 20점이상, B급: 16점이상, C급: 10점이상, D급: 10점이하)		특점	20
주 소 장 의	(발명에 대한 중합의견) 본 발명은 CD/DVD 전용 시스템 on the ECC용 Memory를 위한 장치 및 ECC 및 Memory 제어 Architecture 기술로서, CD/DVD의 ECC를 구현하는 데에 매우 유용한 것으로 판단된다.				
국내출원	() 무어 () 신용	출원시 심사청구여부 () 유 3. 무(시기: 출원후 1년, 2년, 3년, 포기)			
해외출원	1. 필요(시기:) 2. 불필요				
출원국가					
출원사유					
지적재산권	의 권				
의 권	의 권				
지시사항	AA 9703-11				

직무발명(고안)명세서

1. 발명(고안)의 명칭

+ 발명(고안) 내용을 적절히 표현할 수 있는 명칭을 간단명료하게 기재함. + 전문용어, 약자는 기금적 피함.

CD/DVD system에서의 ECC용 Memory 응용이 가능한 Architecture

2. 발명(고안)의 배경

[산업상 이용분야]

+ 200자 내외로 발명(고안)의 적용분야를 간결명료하게 압축하여 설명함

최근에 전생용 광기록매 고안된 간 작은 저가용 CD system의 응용 특이적으로 새로운 format인 DVD system의 1/2반경이 개발되기 되었다. CD이 비해 약 7배의 기록용량을 가지므로 MPEG2로 압축된 Video의 재생이 가능하게 되었다.

이러한 DVD system은 CD와 유사한 optical system, servo system을 가지므로 제어-회로 그리고 기록-방출 장치와 소액의 전력을 위해 DVD system은 CD system을 그대로 응용할 수 있는 호환성이 요구된다.

따라서 CD와 DVD 형태의 광용도가 필요하며, 급속도로 가격 경쟁력을 확보하기 위해 최적화된 광으로 기록이 가능하며 본 발명을 하게된

예) 전자편지의 도어록장치, 다중매고 유망기기의 연속된 데이 피로

예) 본 발명(고안)은...하는 일상 생활장차(또는 Catalog)에 하한 것으로써 특히...[발명(고안)의 특징 기능] 할 수 있도록 하(...에 의하여) 하 도신포 부호화(또는 Category)에 관한 것이다.

한국내수선권 주장여부
()
()

[종래 기술의 설명]

+ 가장 최근에 공지된 발명(고안)과 관련된 기술을 요약 설명함.

1. 기술출처 (해당부분만 선택하여 기재)

(1) 유사특허 또는 출원

+ 해당특허의 출원번호(또는 등록번호), 명칭, 출원인 등을 기재하고 첨부함.

(2) 배경문헌 또는 제품

+ 문헌명, 해당Page, 발표년월, 발표지 등을 기재하고 첨부함. + 제품모델명, 제조회사, 제조년월일 기재함.

도시바 기록매사 Hitachi, Philips 등의 DVD, DVD-RAM 제품 자료 (1995.11.14 현재까지 발간한)

(3) 발명(고안)과 관련된 문 발명자의 선행

+ 선출원 번호, 출원인(반드시 기재바람), 명칭을 기재함.

예) 종래, ...에 하한 본 발명(고안)과 관련된 ...기술은 ...에 의해 출원된 특허출원 제90-1234호(명칭, 출원일)에 기재되어 있음.

예) ...기술과 관련된 종래기술은 ...에 의해 발표된 JEP-1/1992년 10월, P12 5행에 서술됨.

예) ...기술과 관련된 종래기술은 시장에서 구입할 수 있는 1992년 5월, 소니(S) 제품 모델 F2836에 개시되어 있음.

예) ...에 관한 기술은 본발명(고안)자의 특허출원 제 92-1321호(명칭, 출원일)에 개시되어 있음.

2. 종래기술의 설명

[구성 설명]

내부분의 DVD system 이나 DVD용 channel decoder 와 함께
CD용 channel decoder 를 분리하여 구성되어 있다.

(구성도형)

전항의 종래 기술의 종래란에 서
습한 종래 기술방치의 구성을 모
견과 인관하며 간결 명료하게 입
속설명함.

[동작 설명]

파라미 system controller (Micom) 이나 Disc 가 Loading 될 때 마다
head-in 제반은 있는 내의 Disc 의 종류를 판별한 후 각 Data processor
내의 Micom register 에 CD or DVD mode 라는 flag 를 setting 한다.
그런 다음 setting 된 flag 값에 따라 CD mode 이면 CD data processor 가
동작하고 DVD mode 이면 DVD Data processor 가 동작하는 것이다.

(작업요령)

종래 기술의 장치가 어떻게 동작
하든가를 동작순서에 따라 간략
하게 설명함.
예를들면 상사전 상태, 동작시,
유착후, 위치치 화정순서를 기재
함.

3. 종래기술의 문제점

→ 상기 종래기술의 문제점을 지적하고 본 발명(고안)에서 개선하려는
내용(발명의 배경 및 동기 등) 및 개선효과를 설명함.

종래기술로 지면 CD 와 DVD 별개의 Data processor 로 구성되어 구성하여도

효율성이 떨어진다는 문제가 있다

따라서 가장 경제성을 갖추기 위하여 CD와 DVD의 Data processor 를

1개의 chip 에 Integration 한 구조를 가진다. 또한 상기 문제점으로

그때의 한층 1개의 chip 에 Integration 한 것이 아니라 2개의 칩으로

[발명(고안)의 목적]

과래 본 발명에서는 CD와 DVD의 ECC를 하나의 ECC core로 하여 CD용 ECC memory는 DVD용 memory를 활용하므로써 복잡성을 내장하여 CD용 ECC용 SRAM 2kbyte를 공유할 수 있으며 DVD의 ECC core를 control 한 일부 범위까지 CD용 ECC 기능도 수행할 수 있도록 하여 회로 size를 대폭 감소하여 경제성 있는 LSI를 개발할 수 있도록 하는데 그 목적이 있다.

예) 본 발명(고안)의 목적은 ... (기능)하기 위한 ... (본 발명(고안)의 장점을 제공하는 데 있다.

3. 특허(실용신안 등) 청구범위

[청구범위] + 독립청구권 얻고 싶은 특성사항을 기재함. 즉, 발명(고안)을 완성하는데 필요한 최소한의 구성을 상위개념의 기능설명과 병행하여 간결히 기재함(독립항).
+ 종속항 또는 타종속항에서 인용된 구성을 구체화 내지 한정함(종속항).

가. DVD system은 CD system을 그대로 수행해야 하므로 유사한 기능 blocks를 포함하는 (그림 3과 같은 구성) RS decoder와 외부 CD/DVD 제어

Memory의 CD 및 DVD용 ECC용 Memory를 공통화 하는 구성.

나. ECC용 Memory를 그림 3과 같이 별도로 구성하기 위한 그림 3과 같이 구성하는 구성

다. Memory를 공유하고 ECC 기능을 CD/DVD 겸용할 수 있도록 RS decoder 구조 (그림 4.)

예) 독립청
○○○ 기능을 하는 A와
××× 기능을 하는 B로 구성된 Q장치(회로).

A단계와 B단계와 C단계로 이루어지는 ... 제어(제조) 방법.

예) 종속항
제1항에 있어서 동신호, 범용부 (수단)는 ...하는 ...부, ...하단 ...로 구성된 Q 장치

4. 발명(고안)의 상세한 설명

[발명(고안)의 구성] + 발명(고안)의 구성을 선택된 양호한 실시예의 도면과 연관하여 해당 기술분야의 통상의 지식을 가진자가 쉽게 이해할 수 있도록 설명함.

그림 1의 일반적인 DVD system 구성도와 같이, Disc 신호는 광 pickup) 위에 들어와 전기신호로 변환된 신호를 RF Amp block 이서 pulse stream을 출력하게 된다. 이러한 pulse stream을 그림 3의 입력신호인 EFM 신호로 변환한다.

이러한 EFM 신호를 입력으로 한 Data Processor는 Channel Select된 변형된 EFM 신호를 출력하여 AV Decoder로 (DVD P system) 또는 ATAPI (DVD ROM의 경우)로 출력한다. 또한 Data Processor는 EFM 신호의 Frame sync를 재생하여

Digital Servo의 Spindle motor 제어를 위해 필요한 신호를 발생시켜준다.

이러한 모든 기능 block은 Microm이 여러 개에 달한다.

그림 2의 기능 block은 다음과 같다.

RF Amp로부터 입력된 EFM 신호는 각기 PLL Block, Frame 동기 블록 Block, EFM(t) 블록 Block으로 나뉜다. PLL Block은 EFM 신호를 받아 들어 EFM 신호에 동기된 PLL clock을 Data 블록으로

발생시킨다

EFM(t) 블록 Block에서 복조된 Data는 외부 Memory에 저장된다. ECC Block은 저장된 Data를 읽어 들어 Error 정정을 수행한다.

ECC 정정이 완료되면 외부 AV Decoder 나 ATAPI Block에서 Data request가 들어 Memory로부터 Data를 출력시켜 주며, de-scramble 기능 block을 거쳐 출력된다.

(작성요령)

1) 발명(고안)의 구성을 관해서 수 위에서 아래, 또는 종의 역순서에 따라 순차적으로 나열 설명함.

2) 발명(고안)의 부분을 구성하는 방법 기술수단은 그 부분이 종래 기술임을 명시함.

(발명(고안)의 동작설명) + 상기 양항한 실시예의 동작을 동작상태에 따라 상세히 설명함.
 눈서단 마꾸거나 따뜨리지 않도록 주의하며, 동작전 상태, 동작시,
 동작후, 원위치 과정 등으로 분리하여 기재함.

광 pickup을 통해 재생되는 Disc의 신호는 RF Amp를 거쳐, EFM 신호로 바뀌
 된 pulse train이 출력된다.

pulse 신호는 PLL block으로 입력되어 Data 복원을 위한 PLL clock 신호를 발생
 하며 이 clock을 EFM 신호를 latch하여 Frame/TP sync Block에서는 특정
 한 sync pattern을 검출하여, symbol clock을 발생시키고 이걸로 발생
 된 symbol clock은 EFM/EFM + demodulation block에 입력하여
 (CD의 경우 EFM 블록 19bit → 8bit), (DVD의 경우 EFM+블록 16bit → 8bit)
 로 변환후 ECC용 Buffer에 저장할 한다.

그리고 이와 같은 4bit bDAM 또는 bDAM으로 생성된 최대 13개의 ECC block이
 생성될 수 있다. 이렇게 13개의 ECC block의 리딩을 위한 콘웨이어 Memory를 사용하는
 것은 AVU decoder의 과하를 위해 VBR 제어를 위한 것이다.

(VBR (Variable Bit Rate)로 coding된 AV Data를)
~~이후~~ 1 ECC block의 data가 EFM block에 2배되면 비로 ECC 정보
 생성되고 잡음에 포함된 block은 Descramble후 AVU decoder 혹은 ATAP2로
 출력된다.

이러한 EFM, ECC 들어 가는 block은 Micom이 제어한 flag 신호에
 따라 2기 ~~이후~~ CD용 DVD용으로 맞게 처리된다.
 EFM을 CD와 DVD로 같은 사용가능, ~~이후~~ ~~이후~~ RS code
 이기 때문이다.

~~이후~~ primitive polynomial $P(x) = x^8 + x^4 + x^3 + x^2 + 1$
 이기 제는 Code Length와 정보비율이 같다

CD : C1 (32, 24) C2 (24, 24)

DVD : PD (142, 112) PD (204, 192)

이므로 같은 ECC 비율을 사용하여 상위 Code 길이라 하의 길이가
 다른 제이만 ~~이후~~ 수직으로 수직으로 가능함.

또한 그런 데이터의 Memory를 최대한 많이 (최대 24 byte) 할당
 메모리 제어 (Interleave) 한가 의의있음 DVD용을 할당 Memory를
 다음 (24 byte) 하여 Memory 제어를 쉽게 할 수 있다.

CD mode에서는 ECC 2중우이는 종래와 마찬가지로 CD Audio Block
 거쳐 CD out으로 출력된다.

[발명(고안)의 설명] + 발명(고안)을 구체화 될 수 있는 가능한 모든 실시예(발명(고안)과 동일한 원리나 동업타사가 달리 구성한 한 기술)를 서술함.

없음.

예) 제3도에 도시한 마와 같이,
...는 ...로도 구성할 수 있다
(이하 공작선명). 이 실시예
에 의하여 ...의 효과가 있다

[발명(고안)의 효과] + 종래 기술에서 해결할 수 없었던 기술적 장벽(새로운 성능, 기능, 경제성)을 구체적인 실제품 적용시 효과(Data, 도표 등 활용)를 제시하여
충실히 설명함.

기존의 CD system은 약 20이비트에 개편된 것으로, 20이비트 ECC system과
20이비트 Memory (2k byte) 상용을 위해, 20이비트 Interleave 방식을 사용함.
또한 CD용 ECC는 폴라리트로 폴라리트로 Micro programmed 방식으로
제어는 함수 인자로 Error locator Polynomial 계산 기능을 수행하고 있음.
그러나 DVD system은 CD의 성능을 개편된 기능 수행을 통해 수행한다.
따라서 더 많은 ECC용 Memory 용량, 고속의 ECC를 요구함.
그러나 대부분은 물리적으로 20이비트 system을 개편한 것인데, 이 때문에
이러한 관점으로 기존의 DVD system을 개편하기 위해 DVD에서 사용되는 40비트
Memory와 40비트 pipelined ECC를 개편한 CD이 활용되어, 40이비트로
CD ECC를 2kbyte SRAM과 CIRC ECC decoder (약 5,000 gate 규모)를
사용할 수 있음. DVD에서 CD용 ECC 기능 수행을 위해 40이비트 32도 가능함.

5. 도면의 주요부분에 대한 부호의 설명

예) 1 : 도면기어
2 : 구동모터

6. 도면

+도면에 대한 간단한 설명을 도면아래에 기재한 것.

예) 제1도는 공대 ...장치의 사시도, 제2도는 제1도의 A-A 단면도

+제3자가 보아 발명(고안)을 쉽게 이해할 수 있도록 가능한 한 사시도, 부분절개 사시도(필요시 정면도 측면도 추가)를 사용할 것(선택되면 사용배제).

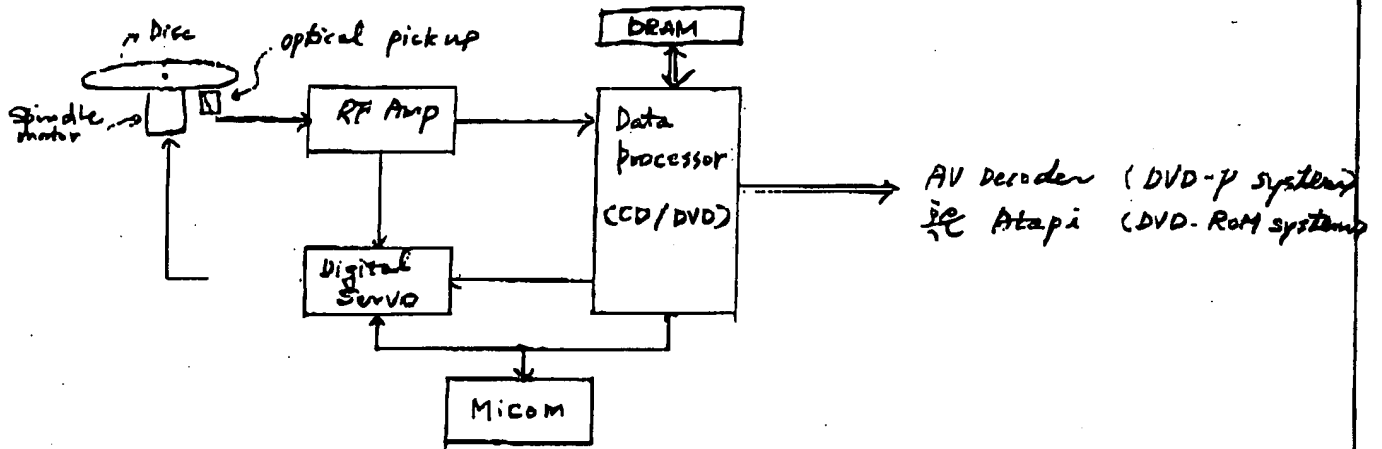


그림 1. 일반적인 DVD system 구성도.

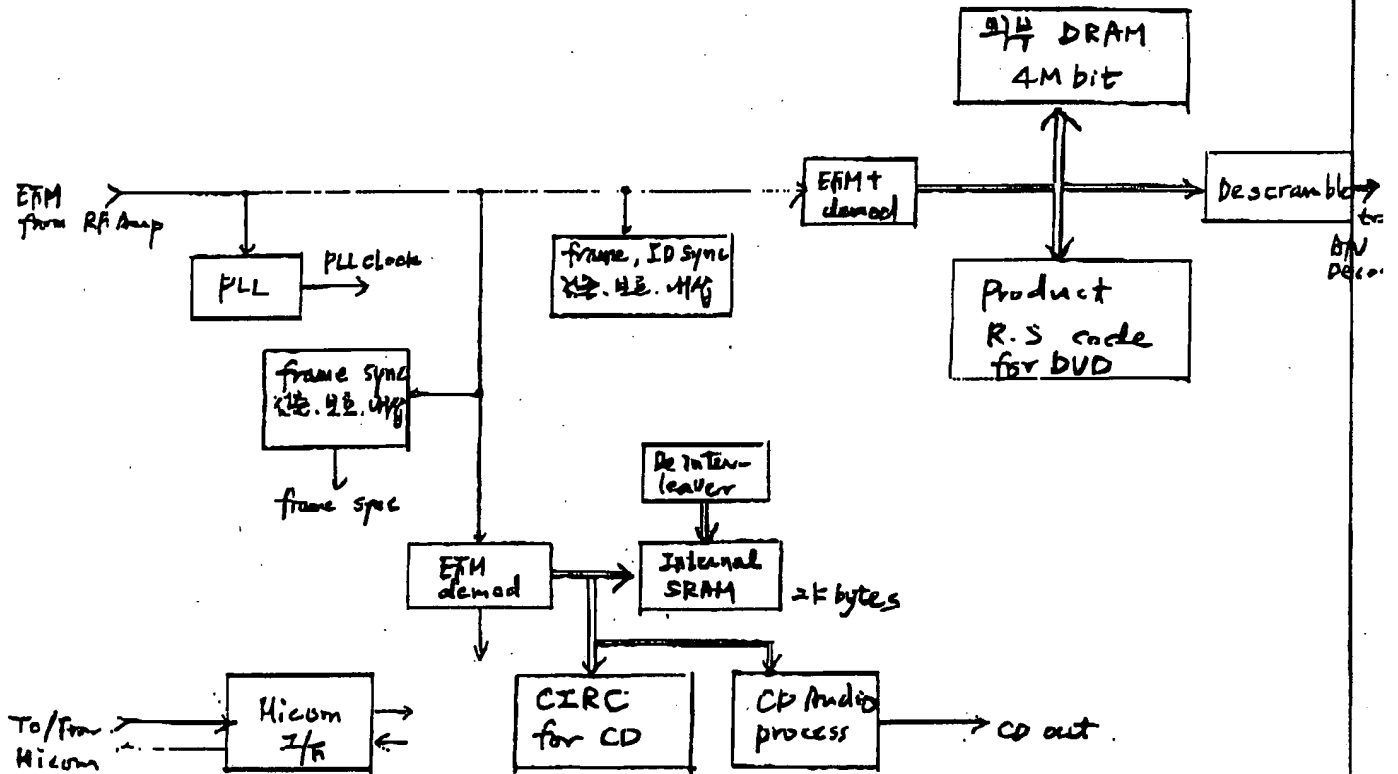


그림 2. DVD data processor 내부 구성도.

6. 도면

→ 도면에 대한 간단한 설명을 도면아래에 기재함.

예) 제1도는 종래 장치의 시시도, 제2도는 제1도의 A-A 단면도

+ 제3자가 보아 발명(고안)을 쉽게 이해할 수 있도록 가능한 한 시시도, 부분절개 시시도(필요시 정면도, 측면도 추가)를 사용할 것(설제도면 사용배제).

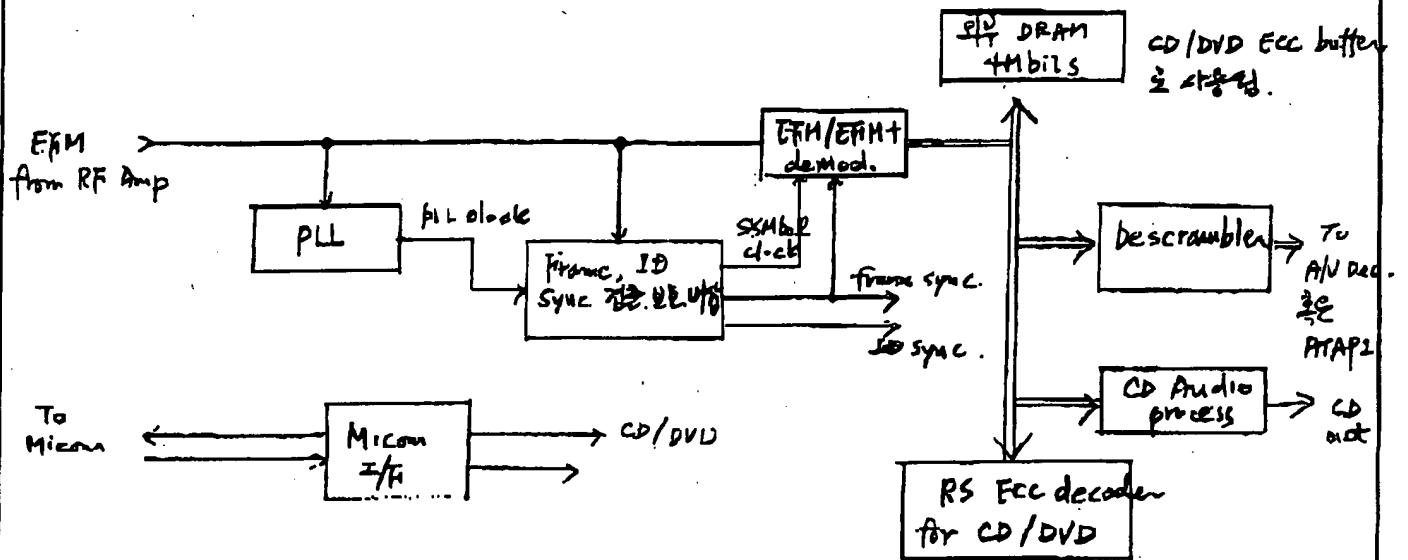


그림 3. 개시된 새로운 CD/DVD Data Processor Unit 구성.

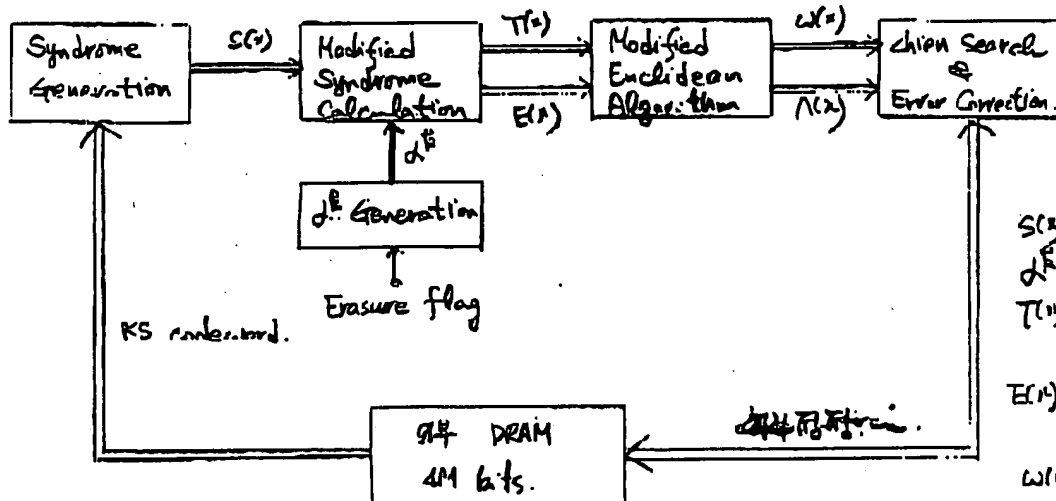


그림 4. CD/DVD 전용 RS decoder

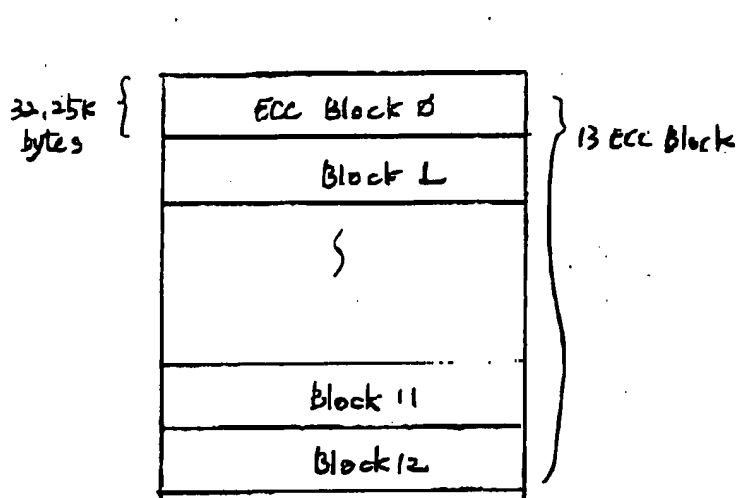
$S(x)$: Syndrome 다항식
 d^k : 이차적 상수
 $T(x)$: Former Syndrome 다항식
 $E(x)$: erasure location 다항식
 $W(x)$: error location 다항식
 $N(x)$: error value 다항식

6. 도면

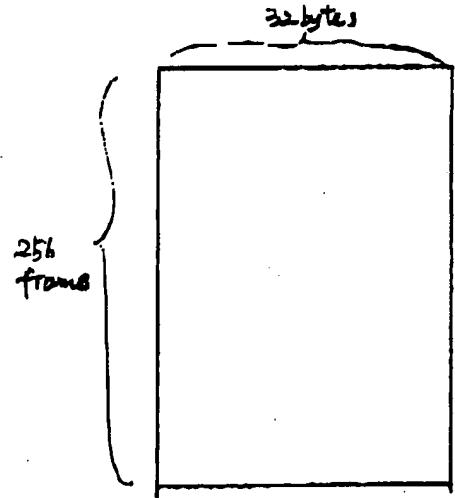
+ 도면에 대한 간단한 설명을 도면아래에 기재한 것.

예) 제1도는 주래 ...장치의 사시도 제2도는 제1도의 A-A 단면도

+ 제3자가 보아 반명(고안)을 쉽게 이해할 수 있도록 가능한 한 사시도, 부분전개 사시도(필요시 정면도, 측면도 추가)를 사용한 것(선제도면 사용배제).



< DVD용 ECC Memory Map >



< CD용 ECC Memory Map >

그리고 외부 Memory (4Mbit DRAM)의 ECC용 Buffer Map

CERTIFICATE OF TRANSLATION

As a below named translator, I hereby declare that my residence and citizenship are as stated below next to my name and I hereby certify that I am conversant with both the English and Korean languages and the document enclosed herewith is a true English translation of the Invention Disclosure with respect to the Korean patent application No. 1997-43697 filed on August 30, 1997.

NAME OF THE TRANSLATOR : KIM, Sook-Hee

SIGNATURE : _____

Sook Hee Kim

Date : June 25, 2003

RESIDENCE : MIIWA BLDG., 110-2, MYONGRYUN DONG 4-GA, CHONGRO-GU, SEOUL 110-524, KOREA

CITIZENSHIP : REPUBLIC OF KOREA

INVENTION DISCLOSURE

- DEPARTMENT: Corporate R & D Center (ASIC Center)
- DATE OF REPORTING: 15 March 1997
- INVENTOR'S NAME: Hoon-Soon CHOI
- IDENTIFICATION NO.: 590201-1051712
- EMPLOYEE NO.: 83168938
- INVENTOR'S ADDRESS: Samik Green APT. #301-507, Myongil-dong, Kangdong-Gu, Seoul, Republic of Korea
- TITLE OF THE INVENTION: Architecture for enabling CD/DVD system to use common ECC memory
- SUBJECT MATTER OF THE INVENTION: To provide ECC and memory control architecture capable of implementing optimum CD/DVD ECC circuit such that CD/DVD system can use common ECC memory.
- APPLIED PRODUCTS: DVD-P, DVD ROM
- KEY WORDS: CD, DVD, ECC (Error correction code), Common external memory
- EVALUATION RESULT OF THE INVENTION: Class of invention (A) B C
 - * A class (of 20 points or more), B class (of 16 points or more),
C class (of 10 points or more), D class (below 10 points)
- MANAGER'S OPINION: Since DVD system must accommodate functions of CD system, development of optimized common circuit for CD/DVD is required.
- KOREAN PATENT APPLICATION: Patent Application (O) Utility Model ()
- FOREIGN PATENT APPLICATION: Yes () No ()
- REQUEST FOR SUBSTANTIVE EXAMINATION: Yes (O) No ()
- AGENT: K.I.LEE PATENT & TRADEMARK OFFICE

[TITLE OF THE INVENTION]

COMBINED DVD/CD DATA PROCESSOR

[BRIEF DESCRIPTION OF THE DRAWINGS]

FIG. 1 is a schematic block diagram of a general DVD/CD player;

FIG. 2 is a detailed block diagram of a data processor of FIG. 1 according to the prior art;

FIG. 3 is a detailed block diagram of a data processor according to a preferred embodiment of the present invention;

FIGs. 4 and 5 are diagrams illustrating memory maps of an external memory of FIG. 3 according to the present invention; and

FIG. 6 is a detailed block diagram of an ECC decoder of FIG. 3.

[DETAILED DESCRIPTION OF THE PREFERRED EMBODIMENT(S)]

[OBJECT OF THE INVENTION]

[RELATED FIELD AND PRIOR ART OF THE INVENTION]

The present invention relates to a combined digital DVD/CD player, and in particular, to a data processor.

A DVD (Digital Video Disk) player includes optical and servo systems of which functions and structures are similar to those used in a CD (Compact Disk) player. Therefore, in order to offer convenience to the user, there have been a demand for a DVD player compatible with the CD player.

FIG. 1 illustrates a schematic block diagram of a combined DVD and CD

player according to the state of the art. As illustrated, a spindle motor 12 rotates a disk 10 which is a DVD or CD. An optical pickup 14 reads an RF (Radio Frequency) signal from the disk 10, and an RF amplifier 16 converts the RF signal read by the pickup 14 into a pulse stream, to generate an EFM (Eight to Fourteen Modulated) signal. A microprocessor 20 sets the DVD/CD player to a DVD mode or a CD mode, according to lead-in information received from the RF amplifier 16. A data processor 18 processes the EFM signal according to the set operation mode.

FIG. 2 illustrates the data processor 18 according to the prior art. In operation, the EFM signal is applied in common to a phase locked loop (hereinafter, referred to as PLL) 24, a DVD data processor 26, and a CD data processor 38. The PLL 24 generates a PLL clock in synchronism with the EFM signal. The PLL clock is used for reproducing data recorded on the disk 10.

If the microprocessor 20 sets the DVD/CD player to the DVD or CD mode according to the lead-in information, one of the DVD data processor 26 and the CD data processor 38 is selectively driven.

The DVD data processor 26 includes a frame/ID (Identification) synchronization detector 28, an EFM+ (Eight to Fourteen Modulation Plus) demodulator 30, an RS (Reed-Solomon) decoder 34, an external memory 32, and a descrambler 36. The frame/ID synchronization detector 28 detects a synchronization pattern from the EFM signal to generate a symbol clock to the EFM+ demodulator 30. The EFM+ demodulator 30 EFM+ demodulates the EFM signal according to the symbol clock, and stores the demodulated data into the external memory 32. If the demodulated data stored in the external memory 32

becomes as large as a ECC (Error Checking and Correction) block size, the RS decoder 34 reads the demodulated data with the ECC block size and RS-decodes it to correct errors of the data. The error corrected data is stored back into the external memory 32. The descrambler 36 reads the error corrected data stored in the external memory 32 to descramble the read data and provide it to an external ATAPI (AT Attachment Packet Interface). Here, in case the DVD/CD player is set to the DVD mode, the descrambled data is applied to an AV (Audio-Visual) decoder.

The CD data processor 38 includes a frame/ID synchronization detector 40, an EFM demodulator 42, an internal memory 44, a deinterleaver 46, a CIRC (Cross Interleave Reed Solomon Code) decoder 48, and an audio processor 50. The frame/ID synchronization detector 40 detects the synchronization pattern from the EFM signal to generate a symbol clock to the EFM demodulator 42. The EFM demodulator 42 EFM-demodulates the EFM signal according to the symbol clock. The demodulated data is deinterleaved by the deinterleaver 46 and stored into the internal memory 44. If the demodulated data stored in the internal memory 44 becomes a predetermined size, the CIRC decoder 48 reads the demodulated data from the internal memory 44 and CIRC-decodes it to correct errors of the data. The audio processor 50 processes the error corrected data.

As described above, the conventional DVD/CD player is constructed to alternatively drive one of the DVD data processor and CD data processor according to the set operation mode (DVD mode or CD mode).

[SUBSTANTIAL MATTER OF THE INVENTION]

As described above, the conventional DVD/CD player includes the DVD data processor and the CD data processor separately, and drives one of them according to the set operation mode, which results into an increase of the complexity of the device as well as the manufacturing cost.

It is therefore an object of the present invention to provide a combined DVD and CD data processor for use in a DVD/CD player.

[CONSTRUCTION AND OPERATION OF THE INVENTION]

To achieve the above object, there is provided a combined DVD/CD data processor used in a DVD/CD player. The DVD/CD data processor includes a PLL for receiving a pulse stream input to generate a PLL clock; a frame/ID synchronization detector for latching the pulse stream according to the PLL clock, to generate a symbol clock; a demodulator for EFM+ demodulating the pulse stream according to the symbol clock in a DVD mode, and EFM demodulating the pulse stream according to the symbol clock in a CD mode; an ECC demodulator for error-correcting input data according to a predetermined code length and error correction range, the predetermined code length and error correction range having different values in the DVD and CD modes; a memory for storing the demodulated data to provide the ECC demodulator with the demodulated data stored therein; a descrambler for descrambling the error corrected data stored in the memory, in the DVD mode; and a CD audio processor for processing the error corrected data stored in the memory, in the CD mode.

A preferred embodiment of the present invention will be described in detail, and it should be noted that like reference numerals denote the same components, and a detailed description of known function and structure of the present invention will be avoided if it is deemed to obscure the subject matter of the present invention.

A combined DVD/CD data processor according to the present invention is applicable to the DVD/CD player shown in FIG. 1, and the microprocessor 20 provides the DVD/CD data processor with mode setting information for setting the DVD or CD mode.

Referring to FIG. 3, the DVD/CD data processor according to the present invention includes a PLL 52, a frame/ID synchronization detector 54, an EFM/EFM+ demodulator 56, an external memory 58 consisting of a DRAM (dynamic random access memory), a descrambler 60, an ECC decoder 62, and a CD audio processor 64.

The PLL 52 receives the EFM signal from the RF amplifier 16 to generate a PLL clock for restoring data, in synchronism with the received EFM signal. The frame/ID synchronization detector 54 latches the EFM signal according to the PLL clock, and detects frame synchronization and ID synchronization signals to generate a symbol clock. The EFM/EFM+ demodulator 56 selectively performs EFM or EFM+ demodulation according to the mode setting information generated from the microprocessor 20. That is, if the mode setting information indicates the DVD mode, the EFM/EFM+ demodulator 56 EFM+ demodulates the EFM signal according to the symbol clock. On the contrary, if

the mode setting information indicates the CD mode, the EFM/EFM+ demodulator 56 EFM demodulates the EFM signal according to the symbol clock. Such demodulated data is stored into the external memory 58.

The external memory 58 has a memory map as shown in FIGs. 4 and 5. In the DVD mode, the external memory 58 has 13 ECC blocks each having 32.25 Kbytes to store 13 ECC blocks, as shown in FIG. 4. The external memory 58 is such configured in order to provide a VBR (Variable Bit Rate) control margin for interfacing VBR coded AV data with the AV decoder. In the CD mode, a specified part, i.e., 32bytes x 256 frames, of the external memory 58 is used, as shown in FIG. 5.

Referring back to FIG. 3, the ECC decoder 62 reads and corrects the data stored in the external memory 58 according to the mode setting information. The ECC decoder 62 has a construction as shown in FIG. 6.

Referring to FIG. 6, the ECC decoder 62 includes a syndrome generator 66, a modified syndrome calculator 68, an erasure constant generator 70, a modified Euclidean algorithm 72, a Chien search and error correction circuit 74.

In the DVD mode, the syndrome generator 66 sets a code length and a correction range to PI(182,172), PO(208,192) and thereafter, receives data from the external memory 58 to generate a syndrome polynomial $S(X)$. In the CD mode, the syndrome generator 66 sets the code length and correction range to C1(32,28), C2(28,24) and thereafter, receives the data from the external memory 58 to generate the syndrome polynomial $S(X)$. The generated syndrome

polynomial $S(X)$ is applied to the modified syndrome calculator 68. The erasure constant generator 70 is provided with an erasure flag to generate an erasure constant a^k to the modified syndrome calculator 68. The modified syndrome calculator 68 receives the syndrome polynomial $S(X)$ and the erasure constant a^k to calculate a Forney syndrome polynomial $T(X)$ and an erasure locator polynomial $E(X)$. The calculated Forney syndrome polynomial $T(X)$ and erasure locator polynomial $E(X)$ are applied to the modified Euclidean algorithm 72. The modified Euclidean algorithm 72 processes the Forney syndrome polynomial $T(X)$ and the erasure locator polynomial $E(X)$ based on the modified Euclidean algorithm, to generate an errata locator polynomial $W(X)$ and an errata evaluator polynomial $\square(X)$. The Chien search and error correction circuit 74 receives the errata locator polynomial $W(X)$ and an errata evaluator polynomial $\square(X)$ to correct errors of the corresponding data and store the error corrected data back into the external memory 58.

Since the primitive polynomials for error-correcting the DVD data and the CD data are the same to each other, it is possible to correct the DVD and CD data by controlling only the data received from the syndrome generator 66, with use of the single ECC decoder 62. The primitive polynomial $P(X)$ is represented by:

$$P(X)=x^8+x^4+x^3+x^2+1$$

That is, the primitive polynomials for correcting the DVD and CD data are the same to equation (1), and merely, the code lengths and correction ranges of the DVD and CD data to be error-corrected are different from each other. Therefore, by simply controlling the code length and the correction range of the input data according to the set mode, it is possible to correct errors of the DVD and CD data with use of the single ECC decoder 62.

In case the DVD/CD player is set to the DVD mode, the descrambler 60 is enabled to descramble the error corrected data stored in the external memory 58 and provide the descrambled output data to the ATAPI (not shown) or the AV decoder (not shown).

In case the DVD/CD player is set to the CD mode, the CD audio processor 64 is enabled to process the error corrected data stored in the external memory 58.

[EFFECT OF THE INVENTION]

As can be appreciated from the foregoing, the DVD/CD data processor according to the present invention includes a single ECC decoder for correcting both the DVD and CD data, and a single external memory. Therefore, the DVD/CD data processor is simple in structure, thereby resulting into a decrease of the manufacturing cost.

[PATENT CLAIM(S)]

1. A combined DVD (Digital Video Disk)/CD (Compact disk) data processor, comprising:

a PLL (Phase Locked Loop) for receiving a pulse stream input to generate a PLL clock;

a frame/ID (identification) synchronization detector for latching the pulse stream according to said PLL clock, to generate a symbol clock;

a demodulator for EFM+ demodulating said pulse stream according to said symbol clock in a DVD mode, and EFM demodulating said pulse stream according to said symbol clock in a CD mode;

an ECC (error checking and correction) demodulator for error-correcting input data according to a predetermined code length and error correction range, said predetermined code length and error correction range having different values in said DVD and CD modes;

a memory for storing the demodulated data to provide said ECC demodulator with the demodulated data stored therein;

a descrambler for descrambling said error corrected data stored in said memory, in said DVD mode; and

a CD audio processor for processing said error corrected data stored in said memory, in said CD mode.

2. The combined DVD/CD data processor as claimed in claim 1, wherein said predetermined code word and correction range in said DVD mode are PI(182,172), PO(208,192), wherein said predetermined code word and correction range in said CD mode are C1(32,28), C2(28,24).

3. The combined DVD/CD data processor as claimed in claim 2, wherein said ECC demodulator comprises:

a syndrome generator for receiving said demodulated data from said memory to generate a syndrome polynomial according to said code length and correction range of PI(182,172), PO(208,192) in said DVD mode, and of C1(32,28), C2(28,24) in said CD mode;

an erasure constant generator for receiving an erasure flag to generate an erasure constant;

a modified syndrome calculator for receiving said syndrome polynomial and said erasure constant to calculate a modified syndrome and generate a Forney syndrome polynomial and an erasure polynomial;

a modified Euclidean algorithm for processing said Forney syndrome polynomial and said erasure polynomial based on a modified Euclidean algorithm, to generate an errata locator polynomial and an errata evaluator polynomial; and

a Chien search and error correction circuit for correcting errors of the input data according to said errata locator polynomial and said errata evaluator polynomial.

[ABSTRACT OF THE DISCLOSURE]

[ABSTRACT]

A. TECHNICAL FIELD OF THE CLAIMED INVENTION

The present invention relates to a combined digital DVD/CD data processor.

B. TECHNICAL SOLUTION OF THE PRESENT INVENTION

The present invention provides a digital DVD/CD data processor

C. SUBSTANTIAL MATTER OF THE PRESENT INVENTION

The DVD/CD data processor includes a PLL (Phase Locked Loop) for receiving

5 a pulse stream input to generate a PLL clock; a frame/ITD synchronization detector for latching the pulse stream according to the PLL clock, to generate a symbol clock; a demodulator for EFM+ demodulating the pulse stream according to the symbol clock in a DVD mode, and EFM demodulating the pulse stream according to the symbol clock in a CD mode; an ECC demodulator for error-correcting input data according to a predetermined code length and error correction range, the predetermined code length and error correction range having different values in the DVD and CD modes; a memory for storing the demodulated data to provide the ECC demodulator with the demodulated data stored therein; a descrambler for descrambling the error corrected data stored in the memory, in the DVD mode; and a CD audio processor for processing the error corrected data stored in the memory, in the CD mode.

[REPRESENTATIVE FIGURE]

15 Fig. 3

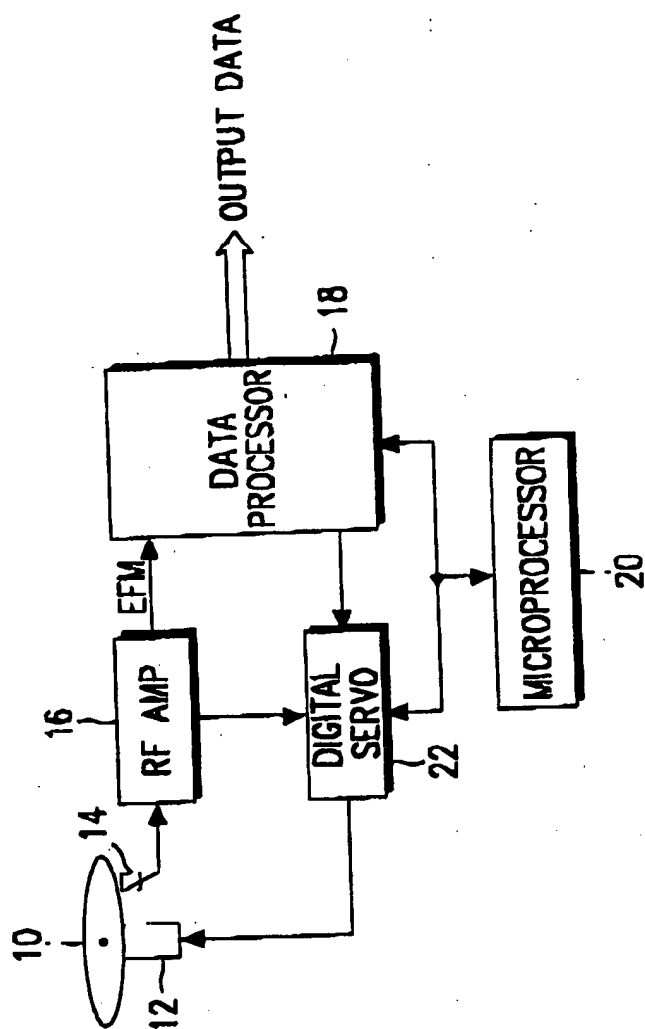


FIG. 1
(PRIOR ART)

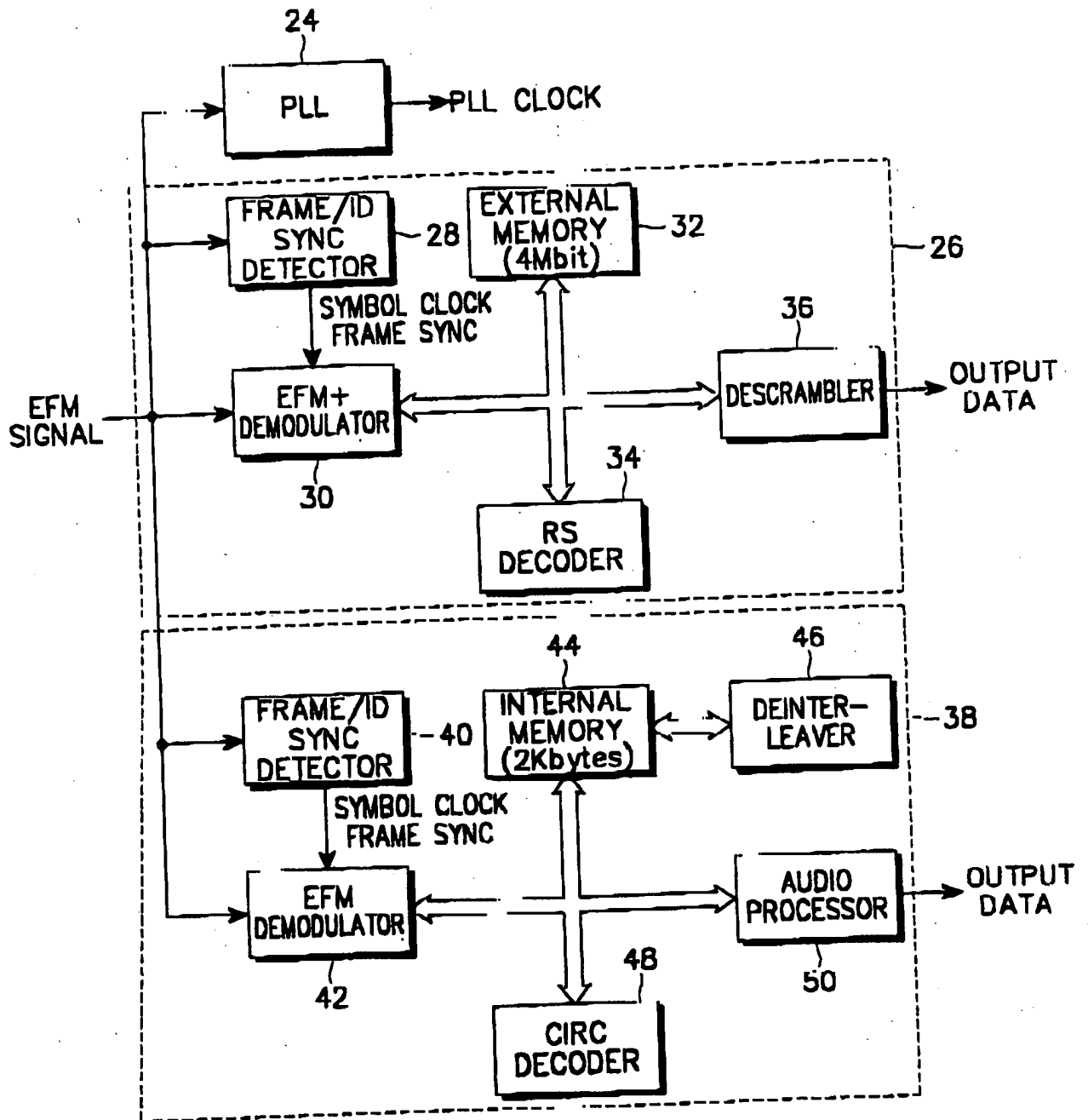


FIG. 2
(PRIOR ART)

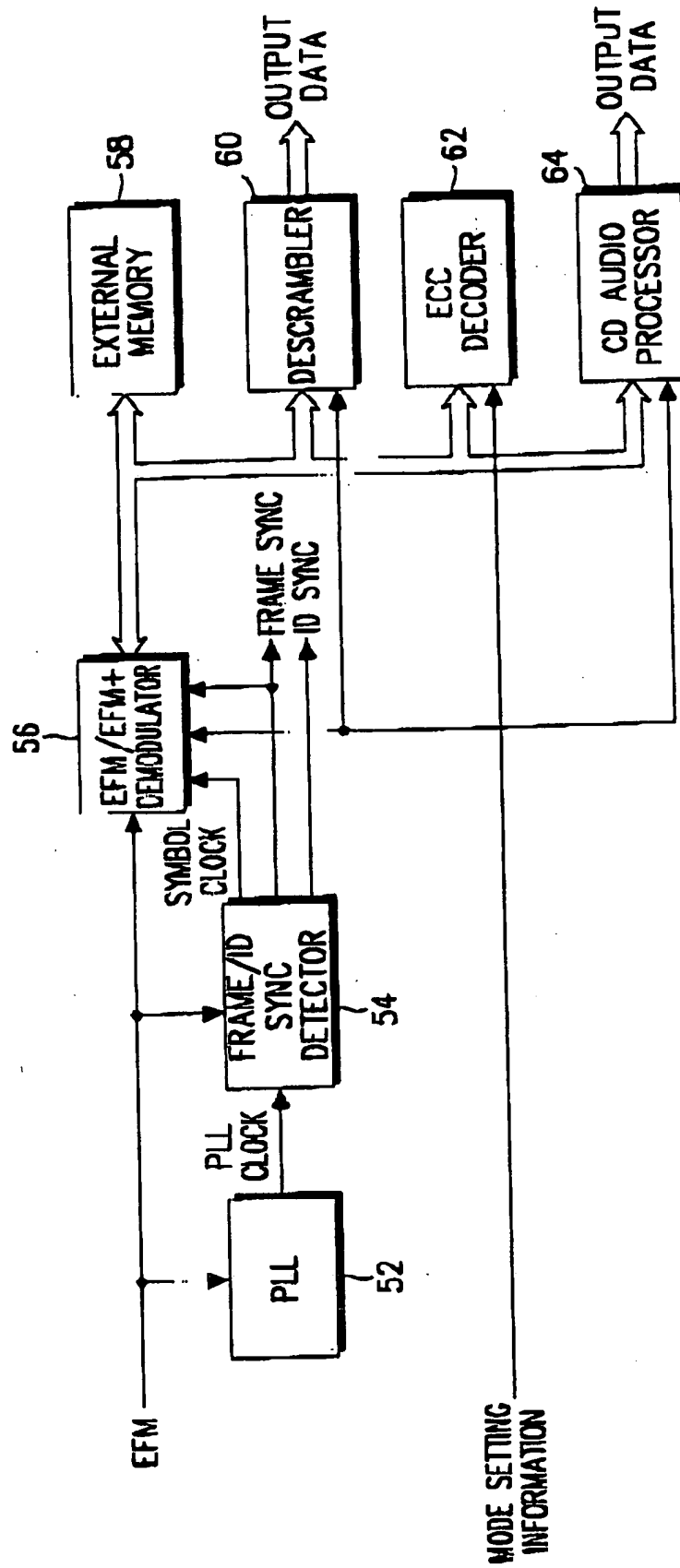


FIG. 3

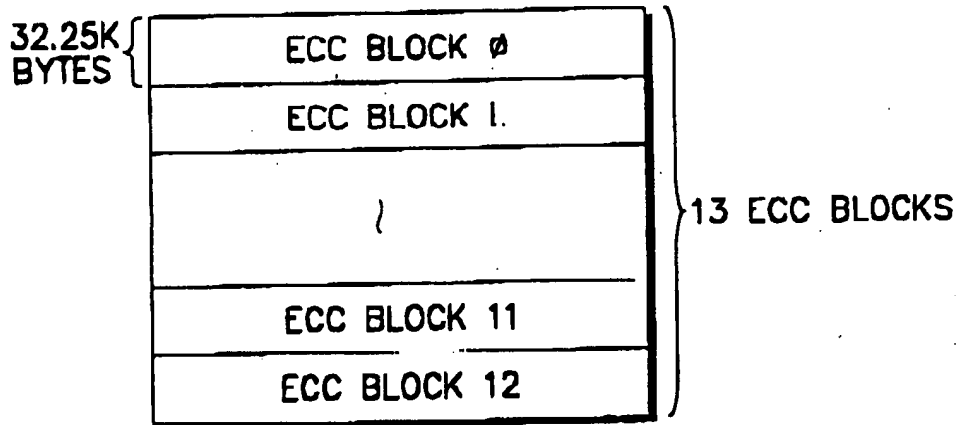


FIG. 4

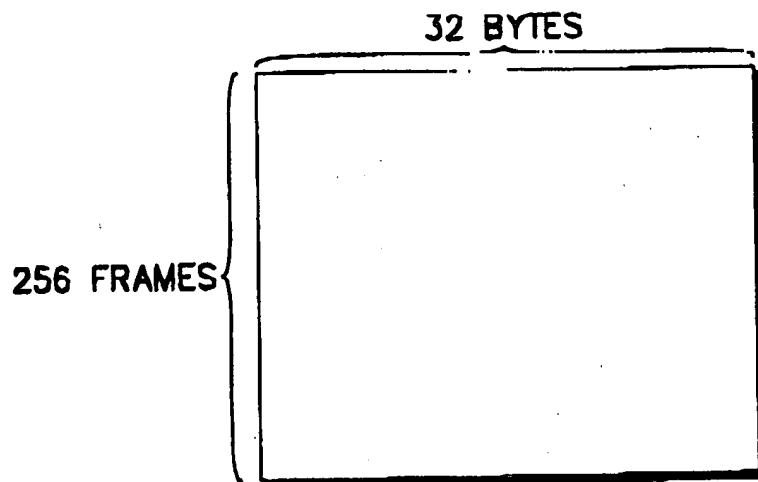


FIG. 5

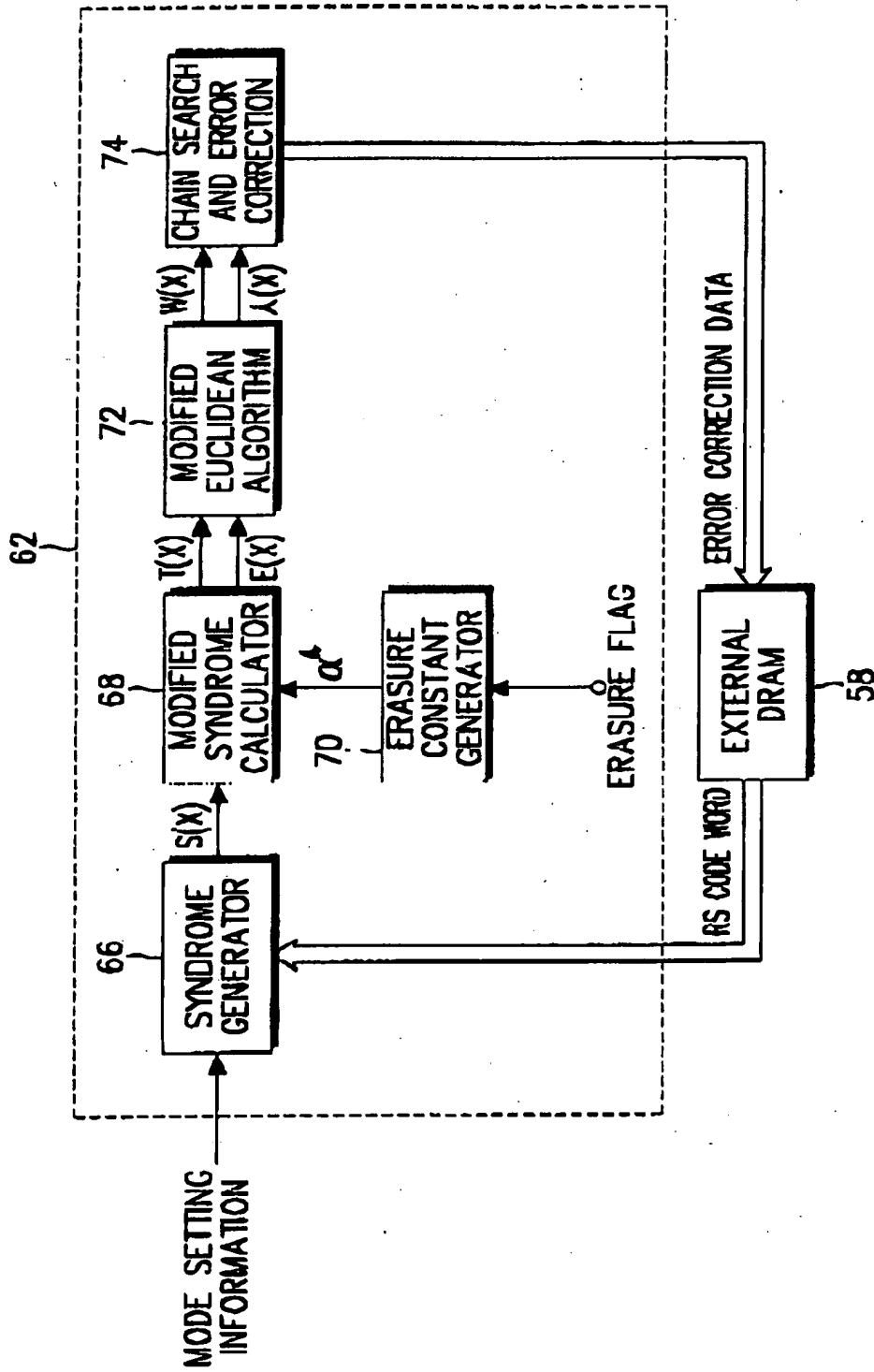


FIG. 6